数式処理を用いたLSI配線の熱解析に関する研究

(A Study of Thermal Analysis in LSI by Using Computer Algebra)

中林太美世 (Tamiyo Nakabayashi) & 加古富志雄 (Fujio Kako)
複合現象科学専攻 複合情報科学講座

平成 19 年 9 月 26 日

概 要

In this paper, we present thermal analytical models of LSI (Large Scale Integrated Circuits) by using Computer Algebra. Here, we provide the modeling of Joule heating in interconnects in LSI under steady-state condition and show that thermal profile of interconnects in LSI is approximated by using polynomial representation. In addition, we estimate accurate and realistic signal delay by considering that wire resistance is dependent on the temperature. The results demonstrate good agreement with experimental data and those using numerical analysis. Finally, thermal effects due to Joule heating in interconnects on delay are found to be significant and the usefulness of our modeling is discussed.

1 はじめに

近年、半導体加工技術の進歩により、高速で高機能、高密度な LSI が実現されている。それに伴い、これまで顕在化してこなかった新たな問題が生じている。身近な問題として、 LSI の電力密度の増加に伴う発熱問題がある。特に配線においては、配線に電流が流れることによって発生するジュール熱による配線の温度上昇、即ち、自己発熱の問題が深刻である。配線の温度が上昇すると、配線抵抗の増大により回路動作速度の低下を招く。

この問題に対し、システムレベルやアーキテクチャレベルから物理設計レベルの各設計段階に応じた熱指向設計が注目されている [7]。熱解析を行う市販 CAD ツールの主流は機能ブロックを発熱源とする解析で、セルや配線の自己発熱を熱源とするデバイスレベルの熱解析手法について言及したものは少ない。本研究の趣旨は、配線の自己発熱による熱解析に数式処理を適用することにより、温度依存性を考慮した信号遅延見積もりを容易にしかも正確に行うことであり、さらには配線の温度依存性を考慮した信号遅延計算ツールの構築を目指す。

本論文では、数式処理の LSI 設計分野への適用として、数式処理ソフト Mathematica[4] を用いた LSI 配線の熱解析モデルを提案する。

LSI 配線の熱分布は、拡散方程式で表されるが、これの解析解を求めることは一般には非常に難しい問題である。ここでは、拡散方程式を数値的に解いた数値解から、熱分布の多項式近似を求めることにより、近似的な解析解を求める。配線の温度依存性を考慮した信号遅延を数式ベースでモデル化することより、配線の熱上昇による遅延への影響を求めることができる。

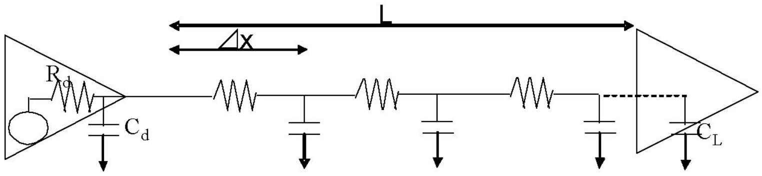

図 1: エルモア遅延モデル

2 モチベーション

図１に示すような配線の分布 RC モデルを考える。図１のドライバセルの入力から次段レシーバセルの入力までの信号遅延 D は、一般的なエルモア遅延モデル [2] を用いて以下のように表すことができる。

$$D = R_d \left(\sum_{i=1}^{n} c_0(x_i)\Delta x + C_d + C_L \right) + \sum_{i=1}^{n} r_0(x_i)\Delta x \left(\sum_{j=1}^{n} c_0(x_j)\Delta x + C_L \right) \tag{1}$$

ただし、 r_0 は単位長さあたりの配線抵抗、 c_0 は単位長あたりの配線容量、 C_L は次段のレシーバセルの入力容量を表す。

図１において、r_0, c_0 で構成される RC ラダー分割が無限にあると仮定すると、式 (1) は以下の式 (2) で表される。

$$D = R_d \left(C_d + C_L + \int_0^L c_0(x)dx \right) + \int_0^L r_0(x) \left(\int_x^L c_0(\tau)d\tau) + C_L \right) dx \tag{2}$$

一方、配線抵抗 R と温度 T の関係は、一般に以下の式で近似される。

$$R = R_0(1 + \alpha(T - T_0)) \tag{3}$$

ただし、T は解析する温度、 T_0 は参照温度、 R_0 は温度が T のときの抵抗値、α は配線の温度係数である。現在の半導体製造で使われている銅配線の場合、温度係数 α はおよそ 0.003 である。式

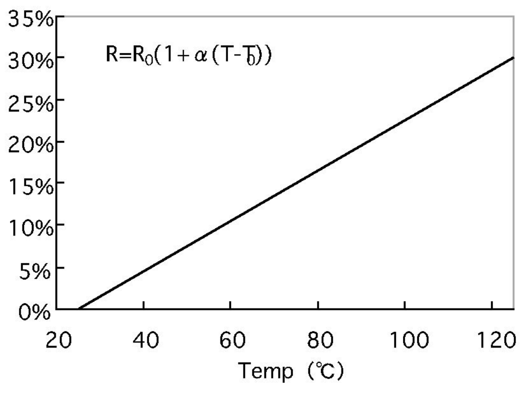

図 2: 配線抵抗の温度依存性

(2) による配線抵抗の温度依存性をグラフにしたのが図 2 である。

今、式 (2) に対して式 (3) で示される配線抵抗の温度依存性を考慮すると、式 (2) のエルモア遅延モデルは次の式 (4) のように表すことができる。

$$D = D_0 + (c_0 L + C_L) r_0 \alpha \int_0^L T(x) dx - c_0 r_0 \alpha \int_0^L x T(x) dx \tag{4}$$

ただし、 D_0 は以下の式 (5) に示す参照温度での遅延である。

$$D_0 = R_d (C_L + c_0 L) + (c_0 r_0 \frac{L^2}{2} + r_0 L C_L) \tag{5}$$

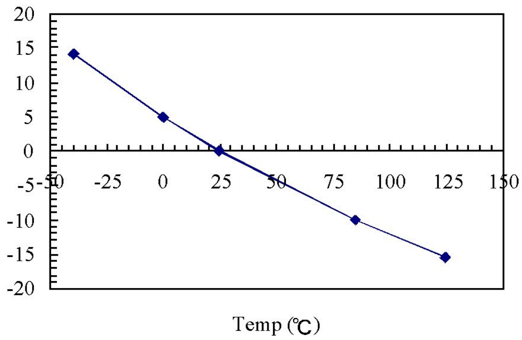

図 3: 配線温度の遅延へのインパクト

図 3 は、配線の温度変化に伴う配線抵抗の変化を考慮した場合としない場合で、配線遅延にどれだけ差があるかを示したものである。横軸は温度を示し、縦軸は温度変化を考慮せず参照温度で見積もった場合の遅延が、温度を考慮した場合の実際の遅延に対してどのくらい差があるかを相対的に示したものである。ここで、参照温度は室温の 25 ℃を仮定している。縦軸が＋の場合は実際の遅延よりも過大見積りしていることを示し、ーの場合は実際の遅延よりも過少見積りしていることを示す。

図 3 の結果から、温度変化を考慮しない場合は温度が高くなるほど過少見積もりになり、逆に、温度が低くなるほど過大見積もりになることがわかる。例えば、温度が 100 ℃上昇し 125 ℃になると、配線遅延の変化率は 15%となり、温度が 65 ℃下降し-40 ℃になるとすると配線遅延の変化率は同じく 15%となる。以上のことから、信号遅延計算時には配線の温度変化を考慮した正確な遅延見積もりが必要になることがわかる。

3 LSI 配線の熱解析

ここでは、数式処理ソフト [4] を用いて、熱伝導の基本式から LSI 配線の定常状態での 1 次元の熱解析を行い、モデル化について検討する。

3.1　熱伝導モデル

3 次元物体内部の熱伝導は次の偏微分方程式で表される。

$$\frac{\partial}{\partial x}(k\frac{\partial T}{\partial x}) + \frac{\partial}{\partial y}(k\frac{\partial T}{\partial y}) + \frac{\partial}{\partial z}(k\frac{\partial T}{\partial z}) + Q^* = c\rho\frac{\partial T}{\partial \tau} \tag{6}$$

ここで、τ は時刻、T は温度 c は物質の比熱、ρ は密度、k は熱伝導率を表す。また、単位時間かつ単位体積あたりの内部発熱を $Q^*(x, y, z, \tau)$ で表す。特に、発熱が定常状態のとき、式 (6) の左辺が 0 となる。

3.2　LSI 配線の熱解析モデル

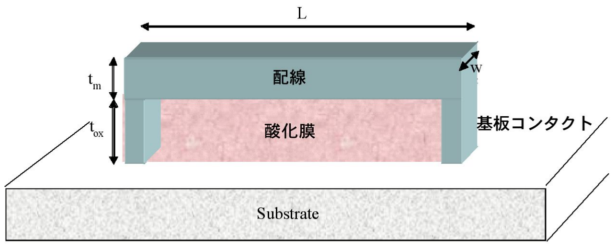

図 4: 配線構造

本研究では、配線の電力消費を発熱源とする熱解析手法を考える。図 4 に LSI 内部の配線構造を示す。3.1 節で表される熱伝導モデル (6) を図 4 に示す配線の熱解析に適用するため、定常状態での 1 次元に縮約すると、以下のような熱伝導式になる。

$$\frac{d^2T}{dx^2} = -\frac{Q^*}{k_m} \tag{7}$$

ただし、k_m は配線の熱伝導率である。

今、図 4 において、配線の電力消費を P_g とすると、配線長に対する微小区間 Δx 内の電力消費 $P_g(x)$ は以下のように表される。

$$P_g(x) = I_{rms}^2 \Delta R_E(x) \tag{8}$$

ここで、 I_{rms} は配線を通過する電流の root mean square を示しており、 R_E は配線抵抗の温度依存性が式 (3) で示される配線の電気抵抗である。

配線の温度が変化すると、配線と配線直下の基板に温度差が生じる。配線直下の基板の温度を参照温度とするとき、参照温度での配線抵抗 R_0 は次式で表される。

$$\Delta R_0(x) = \rho_l \frac{\Delta x}{w t_m} \tag{9}$$

ただし、ρ_l は参照温度での配線の電気抵抗率、 t_m は配線の厚さ、 w は配線幅である。一方、配線と基板の間の絶縁膜（酸化膜）中を通過するときの熱伝達による熱エネルギーの放出 $P_l(x)$ は、区間 Δx において以下の式で表される。

$$P_l(x) = \frac{T_{line}(x) - T_{ref}(x)}{\Delta R_T(x)} \tag{10}$$

ここで、

$$\Delta R_t(x) = \frac{t_{ox}}{k_{ox} w_{eff} \Delta x} \tag{11}$$

ただし、T_{line} は配線の温度、T_{ref} は参照温度（配線直下の基板の温度)、R_T は酸化膜の熱抵抗、k_{ox} は酸化膜の熱伝導率、t_{ox} は酸化膜の厚さ、w_{eff} は配線側面からのフリンジ効果を考慮した場合の実効配線幅のことで、$w(l + 0.88t_{ox}/w)$ で近似することができる [5]。

以上のことから、単位体積当たりの配線の熱エネルギー発生量は、

$$Q^* = \frac{P_g - P_l}{w t_m \Delta x} \tag{12}$$

となる。

したがって、式 (7) で表される定常状態での 1 次元熱伝導方程式を用いると、図 4 に示す配線構造の熱拡散方程式が得られる。

$$\frac{d^2 T_{line}(x)}{dx^2} = \lambda T_{line}(x) - \lambda T_{ref}(x) - \theta \tag{13}$$

ただし、

$$\lambda = \frac{l}{k_m}\left(\frac{k_{ox}}{t_m t_{ox}}[1 + 0.88\frac{t_{ox}}{w}] - \frac{I_{rms}^2 \rho_l \alpha}{w^2 t_m^2}\right) \tag{14}$$

$$\theta = \frac{I_{rms}^2 \rho_l}{w^2 t_m^2 k_m} \tag{15}$$

ここで、λ と θ はテクノロジと配線構造に依存する定数である。

実際には、基板コンタクトの熱抵抗率は非常に小さいので、配線の両端の温度は基板の温度に等しいと考えてよい。また、基板の表面温度 T_{ref} は各セルのスイッチング確率に依存するため場所により異なるが、ここでは一定であると仮定する。即ち、配線の両端の温度は境界条件 (16) で表すことができる。

$$T(x = 0) = T_{ref}, \quad T(x = L) = T_{ref} \tag{16}$$

3.3 1 次元数値シミュレーション

式 (13) で表される 1 次元線形方程式を、境界条件 (16) のもとに考える境界値問題を差分解法を用いて解く。式 (13) を解く前に、まず一般的な 1 次元線形方程式の境界値問題を考える。

$$u'' = p(x)u'(x) + q(x)u(x) + r(x) \tag{17}$$

$$\text{境界条件：} u(x_0) = \alpha, \quad u(x_n) = \beta$$

ここで、 p, q, r は与えられた関数であり、 α, β は与えられた定数である。区間を n 個の分点 x_j $(j = 1, 2, \cdots, n)$ を用いて、長さ $h = (x_n - x_0)/(n + 1)$ の小区間 $[x_j, x_{j+1}]$ に分割する。

$$x_0 < x_1 < x_2 < \cdots < x_n$$

式 (17) の未知関数 $u(x)$ を、これらの分点で定義される値を用いて近似すると、1 階導関数、2 階導関数の中心差分近似は以下のようになる。

$$u'(x_j) = \frac{u(x_{j+1}) - u(x_{j-1})}{2h} + O(h^2) \tag{18}$$

$$u''(x_j) = \frac{u(x_{j+1} - 2u(x_j) + u(x_{j-1})}{h^2} + O(h^2) \tag{19}$$

ここで、式 (18)、(19) の右辺の $u(x_j)$ の項を u_j を用いて表し、h の 2 次オーダーで近似する。さらに、$p_j = p(x_j)$、$q_j = q(x_j)$、$r_j = r(x_j)$ と表すことによって、以下の差分方程式が得られる。

$$\frac{u_{j+1} - 2u_j + u_{j-1}}{h^2} = p_j \frac{u_{j+1} - u_{j-1}}{2h} + q_j u_j + r_j \tag{20}$$

式 (20) を整理すると、以下の (21) となる。

$$(-\frac{h}{2}p_j - 1)x_{j-1} + (2 + h^2 q_j)x_j + (\frac{h}{2}p_j - 1))x_{j+1} = -h^2 r_j \tag{21}$$

$$j = 1, 2, \ldots, n-1, u_0 = \alpha, u_n = \beta$$

式 (21) を各 j について立て、境界値を与えると、三重対角行列を係数行列に持つ連立 1 次方程式が得られる。三重対角行列を係数行列に持つ連立 1 次方程式を Mathematica[4] を用いて計算した。

3.4 シミュレーション結果

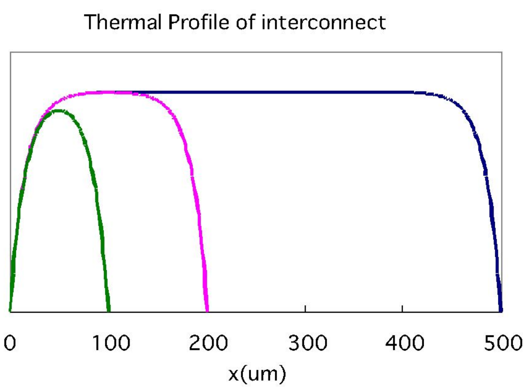

図 5: シミュレーション結果

Mathematica を用いて図 4 の構造に対する 1 次元熱解析シミュレーションを行った結果を図 5 に示す。シミュレーションは配線長を $100\mu m$、$200\mu m$、$500\mu m$ に選んだ場合の結果である。シミュレーションに用いたテクノロジパラメータには、$k_m = 4.0{\times}10^{-4} W/(\mu m K)$, $k_{ox} = 4.0{\times}10^{-7} W/(\mu m K)$, $\rho = 1.68 \times 10^{-2} \mu m/\Omega$, $\beta = 3.0 \times 10^{-3}/K$, $I_{rms} = 2.0 \times 10^{-3} A$ を使った。また、t_m, t_{ox}, w の値については、ITRS[6] 準拠の $0.25\mu m$ 相等の値を用いた。

さらに、1 次元熱分布のテクノロジノード依存性を見るため、配線長が $200\mu m$ の場合について、$0.25\mu m$ テクノロジと $0.1\mu m$ テクノロジの比較行った（図 6）。微細になるにつれ、配線の最大温度が大きくなり、基板との温度差が深刻になることがわかる。

3.5 多項式による近似

3.4 節で得られたシミュレーション結果から遅延への影響を見積もるため、1 次元熱分布を多項式で近似することを考える。図 7 に、配線長が $200\mu m$ の場合と $500\mu m$ の場合について配線長の位置 x の 4 次、6 次、8 次の多項式近似を行った結果を示す。また、表 1 に、各次数での多項式近

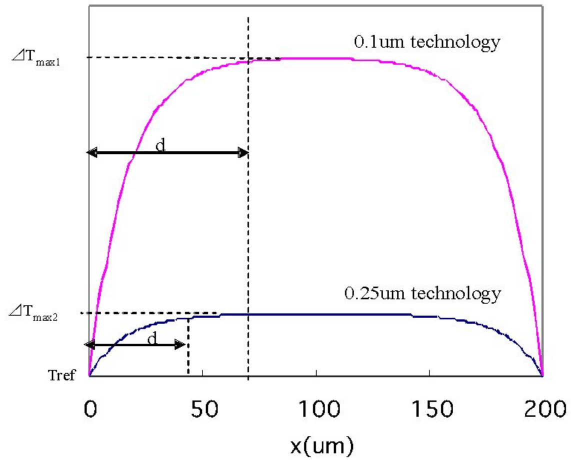

図 6: テクノロジーノード依存

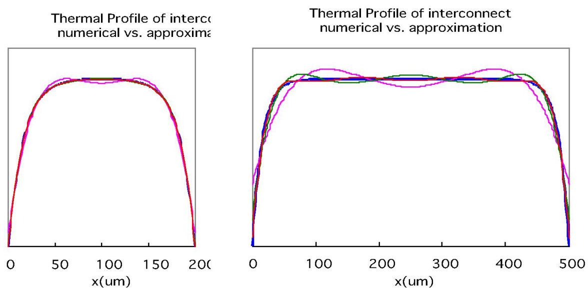

図 7: 多項式による近似

似に対し、数値解との誤差を”平均値 + σ（標準偏差）”で表した結果を示す。次数が上がるにつれて近似の精度はよくなるが、計算コストと精度のトレードオフを考慮すると、精度の許容値を 5 %とした場合、6 次の多項式近似が最も妥当であることがわかる。

さらに、長さ L の配線の、位置 x での温度を一般化するために、x の 6 次多項式の係数を L の多項式で近似した。結果を式（22）に示す。ただし、T_{ref} は参照温度である。式（22）の近似誤差は 4.7%であった。

$$T(x,L) = T_{ref} + f_0(L) + f_1(L)x + f_2(L)x^2 + f_3(L)x^3 + f_4(L)x^4 + f_5(L)x^5 + f_6(L)x^6 \qquad (22)$$

$$\begin{aligned}
f_0(L) &= 8\times10^{-6}L^2 - 6\times10^{-4}L - 0.0313 \\
f_1(L) &= -4\times10^{-7}L^2 - 5\times10^{-4}L + 0.7001 \\
f_2(L) &= -4\times10^{-8}L^2 + 6\times10^{-5}L - 0.0258 \\
f_3(L) &= 2\times10^{-9}L^2 - 2\times10^{-6}L + 6\times10^{-4} \\
f_4(L) &= -3\times10^{-16}L^4 + 5\times10^{-13}L^3 - 3\times10^{-10}L^2 + 9\times10^{-8}L - 1\times10^{-5} \\
f_5(L) &= 6\times10^{-18}L^4 - 8\times10^{-15}L^3 + 5\times10^{-12}L^2 - 1\times10^{-9}L + 1\times10^{-7}
\end{aligned}$$

近似次数	$L = 200\mu m$	$L = 500\mu m$
4 次	12.9%	13.8 %
6 次	1.5%	4.7 %
8 次	0.3%	1.5 %

表 1: 多項式による近似誤差

$$f_6(L) \quad = \quad -3\times10^{-12}L^4 + 4\times10^{-17}L^3 - 2\times10^{-14}L^2 + 5\times10^{-12}L - 4\times10^{-10}$$

3.6 遅延への影響見積もり

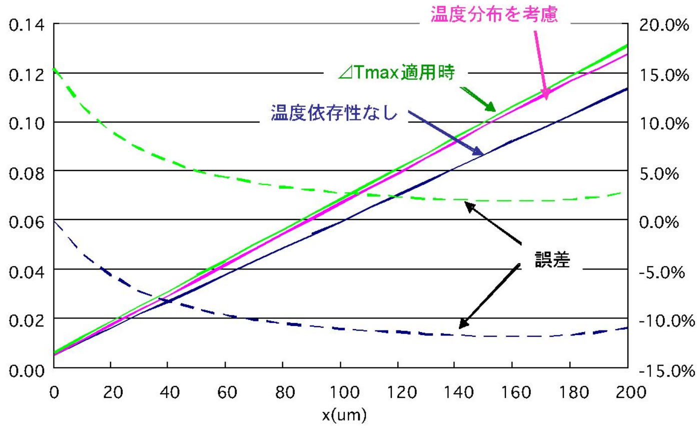

図 8: 温度依存性を考慮の有無による遅延誤差

式 (4) で導出した温度依存性を考慮したエルモア遅延式に、上記で近似した温度の近似多項式を代入して遅延を求めた結果を図 8 に示す。図 8 の実線は温度依存性を考慮した場合と考慮しない場合、そして、最大温度（ΔT_{max}）を適用した場合の遅延時間の比較を表す。また、破線は温度依存性を考慮しない場合と最大温度（ΔT_{max}）を適用した場合の遅延の、温度依存性を考慮した場合の遅延に対する誤差を表す。

図 8 から、温度依存性を考慮しない場合の遅延誤差は最大-10.9%であり、配線温度が均一仮定し ΔT_{max} を適用した場合の遅延誤差は最大 15.3%である。

4 結論

LSI 配線の自己発熱による熱解析モデルを提案した。提案モデルは、定常状態での 1 次元の配線構造に対して基板の表面温度を一定と仮定した場合の熱分布を配線長と位置をパラメータとする多項式で近似した。提案モデルを用いた場合の数値計算に対する近似誤差は 4.7%であった。

さらに、提案モデルにより求めた配線の温度分布を用いて、配線の温度依存性を考慮した遅延の正確な見積もりを行った。その結果、温度依存性を考慮しない場合は最大 10.9% の過少見積もりとなり、最大温度を適用した場合には最大 15.3%の過大見積もりになることがわかった。

以上のことから、提案モデルによる熱解析の有用性を確認した。また、LSI 配線の温度依存考慮の重要性を示した。

参考文献

[1] Yi-Kan Cheng, Ching-Han Tsai, Chin-Chi Teng, and Sung-Mo(Steve) Kang, *Electrothermal Analysis of VLSI Systems* , Kluwer Academic Publishers, Inc., 2000.

[2] W. C. Elmore, *The transient response of damped linear networks with particular regard to wideband amplifiers* , Journal of Applied Physics, vol. 19, pp. 55-63, 1948.

[3] T. Nakabayashi, F. Kako, *A study of Symbolic Analysis for LSI design*, Computer Algebra–Design of Algorithms, Implementations and Applications 2006.

[4] Wolfram research, MATHEMATICA 5.2.

[5] A. A. Bilotti, *Static Temperature Distributin in IC Chips with Isothermal Heat Sources*,

[6] ITRS:International technology roadmap of semiconductor 2006: http://www.itrs.net/

[7] W. Huang, M. R. Stan, K. Skadron, K. Sankaranarayanan, S. Ghosh, and S. Velusamy, *Compact Thermal Modeling for Temperature Aware Design*, Proc. 41st Design Automation Conf., San Diego, CA, pp.878-883, 2004.